INFORMATION
SCIENCE
TECHNICAL
REPORT

NAIST-IS-TR2002003
ISSN 0919-9527

Preemptive Power Constrained TAM Scheduling for Scan-based System-on-Chip

Erik Larsson and Hideo Fujiwara

January 2002

NAIST

〒 630-0101
奈良県生駒市高山町 8916-5
奈良先端科学技術大学院大学
情報科学研究科

Graduate School of Information Science
Nara Institute of Science and Technology
8916-5 Takayama, Ikoma, Nara 630-0101, Japan