

組込みセンサを用いた PCB レベル真正性検証に関する研究

氏 名 芳賀 陸雄

研究室名 情報セキュリティ工学研究室

主指導教員名 林 優一

内 容 梗 概 (1ページ目に収めること)

サプライチェーンの複雑化に伴い、偽造品の混入や不正回路の挿入といったセキュリティ脅威が深刻化している。従来の対策はベンダが IC 内部に専用機構を実装することを前提としていたが、IC 以外の部品も外部調達される環境では、プリント基板（PCB）レベルの脅威も考慮する必要がある。しかし、ユーザが PCB 上の物理的改変を検出する機構を IC に内包させることは困難であり、また、専用設備の導入障壁も高いため、ベンダ実装に依存せず PCB レベルの脅威を検出可能な手法の確立が課題となっている。

本研究では、偽造品混入や不正回路挿入が機器の等価回路の変動を不可避的に引き起こす点に着目し、汎用 IC に標準搭載された静電容量センサを PCB 配線や周辺回路の寄生容量を計測するプローブとして再定義する。これにより、専用設備に依存することなく、製品ライフサイクルを通じて等価回路パラメータの微細な変動を自律的に捉えることが可能となる。

本研究は、この手法によりユーザ主体で運用可能なデバイス識別技術および不正回路検出機構の実現を目的とする。この目的を達成するために以下の二つの課題に取り組んだ。(1) 基板配線の製造公差に起因する静電容量ばらつきを「Board-PUF」として利用し、センサ出力から特徴点を抽出して ID を生成することで真正品と偽造品を識別する手法、(2) 配線間の寄生結合に着目し、不正回路付加による微小な静電容量変化を機械学習（One-Class SVM）により検出する手法を提案した。

本研究により、IC ユーザ自身が高価な専用設備やベンダの専用機構に依存することなく、製品ライフサイクルを通じて PCB レベルの真正性を自律的に検証可能であることを実証した。