

ベイジアンネットワークを用いた半導体製造工程における 品質改善効果分析

氏 名 西村 栄人

研究室名 大規模システム管理研究室
主指導教員名 笠原 正治 教授

内容梗概

半導体に対する需要が継続的に拡大する中で、高速化および小型化への要求に加え、機能要件の高度化が一層強く求められている。半導体製造プロセスは大きく二つの主要工程から構成される。すなわち、シリコンウェハ上に回路を形成する前工程（フロントエンド工程）と、ウェハから半導体チップを切り出し、所定位置への固定、封止、組立を行う後工程（バックエンド工程）である。これらの製造プロセスは数百にも及ぶ工程で構成されており、その中には設備稼働率の過度な上昇や突発的な設備故障といった要因により、ボトルネックとなり得る工程が多数存在する。これらの要因は生産遅延を引き起こすだけでなく、最終製品の歩留まりに対しても重大な影響を及ぼすことが知られている。本論文では、実際の製造現場から得られた実データを用いた数値実験に基づき、ベイジアンネットワークを用いて半導体製造における各工程と最終製品品質との関係性を体系的に分析する。本研究により、製造プロセス間の依存関係および品質への影響構造を定量的に明らかにすることを目的とする。